

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-145002

(43)Date of publication of application : 29.05.1998

(51)Int.Cl.

H01S 3/18
H01L 33/00

(21)Application number : 08-304259

(71)Applicant : NICHIA CHEM IND LTD

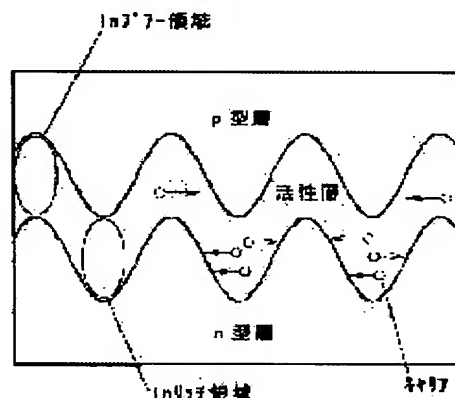
(22)Date of filing : 15.11.1996

(72)Inventor : NAGAHAMA SHINICHI
NAKAMURA SHUJI**(54) NITRIDE SEMICONDUCTOR DEVICE AND METHOD FOR GROWING THE NITRIDE SEMICONDUCTOR**

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a nitride semiconductor device having high reliability and superior efficiency by reducing a threshold level of a laser element mainly made of nitride semiconductor and by making a continuous oscillation for a long period at a room temperature.

SOLUTION: After growing an n-type nitrogen semiconductor layer, fine irregularities are provided in the surface of the n-type nitrogen semiconductor layer, or the n-type nitrogen semiconductor is grown so that the fine irregularities may be formed in the uppermost surface of the n-type nitrogen semiconductor layer after the growth. After that, a threshold value of a laser element is reduced and a continuous oscillation for a long period can be obtained in contact with the n-type nitrogen semiconductor layer with an unevenness by growing an active layer made of a nitrogen semiconductor having a quantum structure and containing indium.

**LEGAL STATUS**

[Date of request for examination] 10.02.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3424465

[Date of registration] 02.05.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Said barrier layer is a nitride semiconductor device characterized by being formed in contact with n mold nitride semi-conductor layer in which detailed irregularity was prepared on the front face in the nitride semiconductor device which comes to form the barrier layer which has quantum structure between n mold nitride semi-conductor layer and p mold nitride semi-conductor layer.

[Claim 2] The nitride semiconductor device according to claim 1 characterized by being in within the limits whose average level difference of the irregularity of the front face of said n mold nitride semi-conductor layer is 10A - 100A.

[Claim 3] The growth approach of the nitride semi-conductor characterized by having the process into which the barrier layer which consists of a nitride semi-conductor which touches the process which prepares detailed irregularity in the front face of the n mold nitride semi-conductor layer after growing up n mold nitride semi-conductor layer, and n mold nitride semi-conductor layer in which the irregularity was prepared, and has quantum structure, and contains an indium is grown up.

[Claim 4] The growth approach of the nitride semi-conductor characterized by having the process into which the barrier layer which consists of a nitride semi-conductor which touches the process into which n mold nitride semi-conductor layer is grown up, and n mold nitride semi-conductor layer in which irregularity was prepared so that detailed irregularity may be formed in the outermost surface of the nitride semi-conductor layer after growth, has quantum structure, and contains an indium is grown up.

[Claim 5] The growth approach of the nitride semi-conductor according to claim 3 or 4 characterized by being in within the limits whose average level difference of the irregularity of said n mold nitride semi-conductor layer front face is 10A - 100A.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the growth approach of the nitride semi-conductor which constitutes the component which consists of a nitride semi-conductor ($\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) used for photo detectors, such as light emitting devices, such as LED (light emitting diode) and LD (laser diode), or a solar battery, and a photosensor, and its component.

[0002]

[Description of the Prior Art] The nitride semi-conductor was just put in practical use with the full color LED display, the traffic light, etc. as an ingredient of high brightness blue LED and authentic green LED recently. Such LED has structure to the double which has the barrier layer which consists of InGaN which has single quantum well structure (SQW:Single-Quantum-Well) between n mold nitride semi-conductor layer and p mold nitride semi-conductor layer. Wavelength, such as blue and green, is determined by fluctuating In presentation ratio of an InGaN barrier layer.

[0003] Moreover, these people announced the 410nm laser oscillation in a room temperature in pulse current recently using this ingredient (for example, Jpn.J.Appl.Phys.Vol35 (1996) pp.L74-76). The structure of the laser component announced to drawing 1 is shown. This laser component is a laser component of the electrode stripe mold with which it comes to carry out the laminating of the barrier layer of the multiplex quantum well structure (MQW:Multi-Quantum-Well) which consists of a GaN buffer layer, n-GaN, n-In_{0.1}Ga_{0.9}N, n-aluminum_{0.15}Ga_{0.85}N, n-GaN, and InGaN on silicon on sapphire, p-aluminum_{0.2}Ga_{0.8}N, p-GaN, p-aluminum_{0.15}Ga_{0.85}N, and p-GaN to order. Similarly stripe-like n electrode is formed in n-GaN on the buffer layer exposed to the p mold GaN of the maximum upper layer by stripe-like p electrode and etching. This laser component has the threshold current of 610mA, threshold-current consistency 8.7 kA/cm², threshold voltage 21V, a current in a threshold, and a quite high electrical potential difference in pulse current (2 microseconds of pulse width, 2ms of pulse periods). In order to carry out room temperature continuous oscillation, it is necessary to realize a component with still higher luminous efficiency for which this threshold current and an electrical potential difference fall.

[0004]

[Problem(s) to be Solved by the Invention] Thus, with the nitride semi-conductor, LED is contained in the utilization region, the more and more improvement in luminous intensity and a longevity life are desired, and continuous oscillation in an early room temperature is desired in LD. It is necessary to improve the structure of the component itself for that purpose, and to raise the property of a nitride semiconductor device. It is most intelligible to reduce the threshold of the laser component most used by the severe condition for that purpose, and to carry out continuous oscillation of the laser component. Therefore, by reducing the threshold of the laser component which mainly consists of a nitride semi-conductor, and carrying out long duration continuous oscillation at a room temperature, the place made into the purpose of this invention is reliable, and is to realize the nitride semiconductor device excellent in effectiveness. By realizing this, coincidence can be raised and the light-receiving efficiency of element, such as a solar battery and a photosensor, can also raise the luminous efficiency of LED to it. Therefore, in this invention, the structure of a new nitride semiconductor device and the growth approach of the nitride semi-conductor which constitutes the component are offered.

[0005]

[Means for Solving the Problem] The nitride semiconductor device of this invention is characterized by forming said barrier layer in a front face in contact with n type layer in which detailed irregularity was prepared in the nitride semiconductor device which comes to form the barrier layer which has quantum structure between n mold nitride semi-conductor layer (henceforth n type layer), and p mold nitride semi-conductor layer (henceforth p type layer). With quantum structure, in addition, single quantum well structure (SQW:Single-quantum-Well), As [show up / the quantum effectiveness of nitride semi-conductors, such as MQW, a quantum dot, and a quantum box,] If it is specifically [mean the barrier layer in which single thickness was formed by very thin thickness, and] SQW, thickness 70Å or less, Mean the barrier layer which consists of a single well layer 50Å or less still more preferably, and if it is MQW A barrier layer is formed by thickness 100Å or less still more preferably, and means 150Å or less of barrier layers which come to carry out two or more laminatings of a barrier layer and said well layer. A quantum box and a quantum dot point out the condition of a part of thin well layer of the thickness of a barrier layer and/or barrier layer carrying out phase separation, and forming the indium rich field with many indiums, and the indium-poor field with few indiums, and an indium

rich field and an indium-poor field being regularly located in a line on a flat surface, and forming the quantum box. Or although it is called a quantum dot or a quantum box here also including that in which the thickness of the well layer produced by In rich field and In poor field is uneven in a field, and a carrier is confined in field inboard, about a quantum box and a quantum dot, it explains in full detail behind.

[0006] In the semiconductor device of this invention, the average level difference of the irregularity of n type layer currently formed in contact with the barrier layer is characterized by being in within the limits which is 10Å - 100Å. In addition, a concavo-convex average level difference can be determined by measuring the surface roughness of the nitride semi-conductor layer.

[0007] It is characterized by having the process into which the barrier layer which consists of a nitride semiconductor which the growth approach of this invention consists of two kinds of modes, and the 1st mode touches the process which prepares detailed irregularity in the front face of the n type layer after growing up n type layer, and n type layer in which the irregularity was prepared, and has quantum structure, and contains an indium is grown up.

[0008] The 2nd mode of the growth approach of this invention is characterized by having the process into which the barrier layer which consists of a nitride semiconductor which touches the process into which n type layer is grown up, and n mold nitride semiconductor layer in which irregularity was prepared so that detailed irregularity may be formed in the outermost surface of the nitride semiconductor layer after growth, has quantum structure, and contains an indium is grown up.

[0009] Furthermore, in the 1st mode and 2nd mode of the growth approach of this invention, it is characterized by being in within the limits whose average level difference of said irregularity is 10Å - 100Å.

[0010]

[Embodiment of the Invention] The typical sectional view expanding and showing the structure near the barrier layer of the nitride semiconductor device of this invention in drawing 2 is shown. As for the nitride semiconductor device of this invention, irregularity with a barrier layer detailed on n type layer front face formed is prepared. If the barrier layer which has quantum structure on this n type layer is grown up, irregularity will occur also on the surface of a barrier layer. The thickness of the single well layer of the barrier layer which constitutes quantum structure is very as thin as 70Å or less. When such single thickness grows up a film into the front face of irregular n type layer very much, a barrier layer is in the inclination which inherits the property and irregularity generates and which the uniformity of a presentation tends [further] to produce in a barrier layer with the irregularity. That is, if a barrier layer is grown up on the irregularity of n type layer, by field inboard, according to the band gap difference of a layer with n type layer and p type layer, the carrier poured into the barrier layer (well layer) will serve as a form by which the carrier was confined in the longitudinal direction, and will become the same as that of a quantum box or quantum dot structure, and its output will improve sharply.

[0011] Drawing 2 shows that it is also by O mark about a carrier, and shows the condition of having been shut up in n type layer to which the carrier exists in the longitudinal direction of a barrier layer. Thus, when irregularity is made in n type layer, the presentation uniformity of In becomes easy to happen and the barrier layer containing In is in the inclination which can become easy to do In poor field with few In contents, and In rich field with many In contents. Or when the barrier layer containing In is grown up on n type layer, InGaN is in the inclination for the thickness of an InGaN barrier layer to become an ununiformity, for example, when a lifting and the phase separation to like occur phase separation at the time of growth. For this reason, even if the irregularity of lower n type layer is small, it will be in the inclination for the irregularity of a barrier layer to become large further, with the irregularity by the phase separation of this InGaN. For this reason, the carrier by irregularity shuts up the quantum dot made to the barrier layer, or a quantum box, and it consists of effectiveness and two effectiveness by In presentation separation. And In rich field and the poor field are made as mentioned above in this InGaN concave convex domain. That is, that an indium presentation is uneven in the field of the barrier layer which has at least one well layer means that the InGaN field (In rich field, In PUA field) where band gaps differ in the direction of a field of a single well layer exists, and the slight closing depth of the carrier of the longitudinal direction which happens with irregularity exists in field inboard further. Therefore, the carrier poured into the barrier layer receives the slight closing depth of the longitudinal direction by In rich field or irregularity. This is equivalent to the effectiveness that the carrier was shut up in three dimensions. That is, a barrier layer is equivalent to a quantum box and the quantum dot effectiveness.

[0012] Furthermore, the electronic carrier and electron hole carrier which were poured into the barrier layer other than the quantum dot effectiveness receive the slight closing depth of the longitudinal direction of the carrier by In rich field of a well layer, or irregularity, it localizes in three dimensions, and a localization exciton or BAIKISHITON is formed, and the output may be raised while being assistance for which the threshold of laser is reduced. As compared with a poor field, many carriers exist in In rich field, and an electronic carrier and an electron hole carrier carry out localization, and carry out luminescence based on an exciton, or luminescence based on BAIKISHITON. That is, In rich field constitutes a quantum dot or a quantum box. Therefore, since the barrier layer of the quantum structure which consists of InGaN formed in the front face of irregular n type layer becomes easy to constitute a quantum dot or a quantum box, it is guessed that an output improves sharply. Therefore, when it constitutes a barrier layer from quantum well structure like single quantum well structure (SQW:Single quantum well) and multiplex quantum well structure (MQW:Multi quantum well), it is required to have the well layer which consists of a nitride semiconductor included In at least, and

70Å or less of thickness with a desirable single well layer is adjusted to thickness 50Å or less still more preferably. In MQW, a barrier layer is constituted from a nitride semi-conductor layer with larger bandgap energy than a well layer, and 150Å or less of thickness is adjusted to 100Å or less still more preferably.

[0013] 10Å or more of 60Å or less of concavo-convex level differences of n type layer front face where the effectiveness of a barrier layer which was described above shows up most notably is 10Å or more and 40Å or less most preferably to 10Å or more, 100Å or less, and a pan. When smaller than 10Å, the normal energy level of a quantum dot overflows the energy barrier of a barrier layer in energy, and it is in said quantum dot and the inclination for effectiveness of a quantum box to be unable to show up easily. Moreover, when larger than 100Å, the crystallinity of a barrier layer worsens and it is in the inclination for a radiant power output to decline.

[0014] A dope of n mold impurity of the same class as n type layer by which irregularity was formed in such a barrier layer further again reduces a threshold current further with a laser component. If n mold impurity is doped to a barrier layer, the energy level of impurity level will be further formed between a conduction band and a valence band. Therefore, an electronic carrier falls to the energy level of deeper impurity level, and an electronic carrier and an electron hole carrier recombine it there, and it emits smaller energy hnu'. An electronic carrier localizes this further and it is guessed that it is that to which the threshold of a nitride semiconductor device, especially a laser component falls according to the effectiveness of this exciton that localized further and was formed. Moreover, since the impurity same also as a barrier layer and n type layer is contained, a bad influence is not done even if an impurity is spread between mutual layers. as n mold impurity — the [such as Si, germanium, and Sn, / periodic table] — the [4A group and] — the [4B group and] — the [6A group and] — although a kind of element chosen from 6B group is mentioned at least, Si is used especially preferably.

[0015] In the 1st mode of the growth approach of this invention, after growing up n type layer, in order to prepare detailed irregularity in the front face of the n type layer, there are the following approaches.

[0016] The 1st is a means to etch n type layer front face. Although it roughly divides into etching and dry etching and wet etching occur, dry etching is used preferably. Equipments, such as reactive ion etching (RIE), reactant ion beam etching (RIBE), electron cyclotron resonance etching (ECR), ion milling, and photo excited etching, are mentioned to dry etching. It is equipment which introduces gas into the etching interior of a room, is made to activate the gas, and etches a nitride semi-conductor, and all can adjust surface roughness by choosing the class of gas suitably. For example, if it is RIE, a nitride semi-conductor can be etched in an ambient atmosphere including activity Si and activity Cl. If it is wet etching, the mixed acid of a phosphoric acid and a sulfuric acid can be used, for example.

[0017] The 2nd is a means which grinds n type layer front face (wrapping, polishing). There are a diamond, SiC, WC, etc. as an abrasive material. The grain size of the abrasive material at the time of polish, the polishing pressure force, etc. are adjusted suitably, and detailed irregularity is prepared in the front face of n type layer.

[0018] Moreover, in order to grow up n type layer so that detailed irregularity may be formed in the outermost surface of the nitride semi-conductor layer after growth, it can be made to grow up by the following approaches in the 2nd mode of the growth approach of this invention.

[0019] First, n mold impurity is doped so much in the n type layer just before n type layer growth termination, and the method of growing up n type layer which finally contains an impurity so much is in the 1st. Although especially the thickness of the layer which contains an impurity so much does not limit, it is desirable to adjust so that it may become 1000Å or less. When the layer which doped many impurities rather than 1000Å is formed, it is in the inclination for the crystallinity of the n type layer itself to worsen too much, and it to become difficult to grow up a crystalline good barrier layer. The desirable amount of dopes of n mold impurity is most preferably adjusted to three or more 1×10^{20} /cm³ three or more 1×10^{19} /cm³ still more preferably three or more 1×10^{18} /cm³.

[0020] Next, n type layer crystal growth rate is early carried out just before n type layer growth termination, and the approach of worsening crystallinity is in the 2nd rather than n type layer grown up until now intentionally. According to this approach, especially the thickness of the layer which brings a growth rate forward is not limited, either, but it is desirable to adjust to 10Å or more and 1000Å or less. Although it changes also with crystal growth approaches, it is made to grow up by one 10 times [1.5 times to] the growth rate of this by the MOVPE method as a growth rate as compared with the crystal growth rate grown up until now.

[0021] for growing up a nitride semi-conductor — for example, metal-organic chemical vapor deposition (MOVPE), molecular-beam vapor growth (MBE), organic metal molecular-beam vapor growth (MOMBE), and halide vapor growth (HDVPE) — the growth approaches of the nitride semi-conductor by which the conventional proposal is made, such as law, can be used.

[0022]

[Example] The process which produces hereafter the laser component which starts the component of this invention by the MOVPE method, and which consists of a nitride semi-conductor is explained in full detail, referring to a drawing.

[0023] [Example 1] drawing 3 is the typical sectional view showing the structure of the laser component by one example of this invention, and shows drawing at the time of cutting a component in a perpendicular

direction to the resonance direction of a laser beam.

[0024] After setting the substrate 1 which consists of sapphire (C side) in a reaction container and permuting the inside of a container enough from hydrogen, hydrogen raises the temperature of a substrate to 1050 degrees C with a sink, and a substrate is cleaned. The sapphire which makes a principal plane the Rth page besides a sapphire C side and the Ath page, and other insulating substrates like a spinel (MgA 12O₄) can be used for a substrate 1. In an insulating substrate, the laser component obtained serves as the structure where n electrode and p electrode were formed in the same side side. It can also consider as the structure of preparing n electrode and p electrode in the nitride semi-conductor layer which exists up and down, using semi-conductor substrates, such as SiC (6H, 4H, and 3C are included), ZnS and ZnO besides an insulating substrate, GaAs, and GaN, and n and p two electrodes can also be formed in the nitride semi-conductor layer by the side of the same side like an insulating substrate.

[0025] Then, temperature is lowered to 510 degrees C, hydrogen is used for carrier gas, ammonia and TMG (trimethylgallium) are used for material gas, and the buffer layer 2 which consists of GaN on a substrate 1 is grown up by about 200A thickness. AlN, GaN, AlGaIn, etc. are 900 degrees C or less in temperature, and can form a buffer layer by the 10A ~ hundreds of A thickness number. Although it is formed in order that this buffer layer may ease the lattice constant injustice of a substrate and a nitride semi-conductor, it is also possible to omit according to the growth approach of a nitride semi-conductor, the class of substrate, etc.

[0026] Only TMG is stopped after buffer layer 2 growth, and temperature is raised to 1030 degrees C. If it becomes 1030 degrees C, similarly, TMG and ammonia gas will be used for material gas, silane gas will be used for impurity gas, and 5 micrometers of Si dope n mold GaN layers which doped Si 8x10¹⁸-/cm³ will be grown up with the speed of 800A / min as an n mold contact layer 3. By being able to constitute n mold contact layer from In_xAl_{1-x}Ga_{1-y}In_yN (0 ≤ x, 0 ≤ y, x+y ≤ 1), and constituting from GaN, InGaIn, and GaN that doped Si or germanium also in it especially, n type layer with high carrier concentration is obtained, and n electrode and desirable ohmic contact are acquired. OMIKKU with a metal or alloys desirable as an ingredient of n electrode, such as aluminum, Ti, W, Cu, Zn, Sn, and In, is obtained.

[0027] Next, temperature is made into 800 degrees C, silane gas is used for material gas at TMG, TMI (trimethylindium), ammonia, and impurity gas, and the crack prevention layer 4 which similarly consists of Si dope In_{0.1}Ga_{0.9}N which doped Si 8x10¹⁸-/cm³ with the growth rate of 800A / min is grown up by 500A thickness. The nitride semi-conductor of n mold containing In, and by making it grow up by InGaIn preferably, it becomes possible to grow up n mold cladding layer 5 containing aluminum grown up into a degree of this crack prevention layer 4 with a thick film, and it is very desirable. In the case of LD, it is necessary to grow up an optical confinement layer and the becoming layer by thickness 0.1 micrometers or more preferably. Although component production was difficult in the former since the crack went into AlGaIn grown up later when AlGaIn of a thick film was directly grown up on GaN and an AlGaIn layer, it can prevent that a crack goes into n mold cladding layer 5 in which this crack prevention layer 4 contains aluminum grown up into a degree. In addition, as for this crack prevention layer, it is desirable to make it grow up by thickness (100A or more and 0.5 micrometers or less). If thinner than 100A, it will be hard to act as crack prevention as mentioned above, and when thicker than 0.5 micrometers, it is in the inclination for the crystal itself to be discolored in black. Although this crack prevention layer 4 is also omissible depending on the conditions of the growth approach, growth equipment, etc., when producing LD, make it in addition, more desirable to grow up. This crack prevention layer 4 may be grown up into n mold contact layer 3.

[0028] Next, temperature is made into 1030 degrees C, TMA (trimethylaluminum), TMG, NH₃, and SiH₄ are used for material gas, and n mold cladding layer 5 which similarly consists of Si dope n mold aluminum_{0.2}Ga_{0.8}N which doped Si 8x10¹⁸-/cm³ with the growth rate of 800A / min is grown up by 0.5-micrometer thickness. As for this 1st n mold cladding layer 5, it is desirable the nitride semi-conductor which acts as a carrier confining layer and an optical confinement layer, and contains aluminum as mentioned above, and to grow up AlGaIn preferably, and it can form a crystalline good carrier confining layer by growing up still more preferably 100A or more 2 micrometers or less by 500A or more and 1 micrometer or less.

[0029] Then, similarly 0.2 micrometers of n mold lightguide layers 6 which consist of an Si dope n mold GaN which doped 1030 degrees C and Si 8x10¹⁸-/cm³ are grown up with the growth rate of 800A / min. As for this n mold lightguide layer 6, it is desirable to act as a lightguide layer of a barrier layer and to grow up GaN and InGaIn, and it is usually desirable to make it grow up by 200A ~ 1 micrometer thickness still more preferably 100A ~ 5 micrometers.

[0030] After returning the temperature after lightguide layer 6 growth and in a reaction container to a room temperature, a wafer is taken out and it transports to an RIE system. Subsequently, with an RIE system, the whole front face of n mold lightguide layer 6 is slightly etched using Cl₂ and SiCl₄ gas. After etching termination, when the front face of n mold lightguide layer was observed with the force electron microscope between atoms, about 30A surface roughness has been measured.

[0031] After etching, a wafer is again transported to a reaction container, TMG, TMI, ammonia, and silane gas are used for material gas, and a barrier layer 7 is grown up. A barrier layer 7 holds temperature at 800 degrees C, and grows up the well layer which consists of In_{0.2}Ga_{0.8}N which doped Si in 8x10¹⁸-/cm³ first by 25A thickness. Next, the barrier layer which consists of In_{0.01}Ga_{0.99}N which doped Si 8x10¹⁸-/cm³ at the same temperature only by changing the mole ratio of TMI is grown up by 50A thickness. This actuation is repeated twice and the barrier layer 7 of the multiplex quantum well structure which carried out the laminating of the

well layer to the last is grown up. n mold impurity of a barrier layer may be doped to both a well layer and a barrier layer like this example, and may be doped to either.

[0032] Next, temperature is raised to 1050 degrees C and p mold cap layer 8 which bandgap energy becomes from a barrier layer from large Mg dope p mold aluminum $0.1\text{Ga}0.9\text{N}$ is grown up by 300Å thickness using TMG, TMA, NH_3 , and $\text{Cp}2\text{Mg}$ (magnesium cyclopentadienyl). Although this p mold cap layer 8 was used as p mold, since thickness is thin, it is good also as an i mold with which n mold impurity was doped and the carrier was compensated, and let it be p mold most preferably. 0.1 micrometers or less of 500Å or less of thickness of p mold cap layer 8 are most preferably adjusted to 300Å or less still more preferably. It is because a crack becomes easy to enter into p mold cap layer 8 and a crystalline good nitride semi-conductor layer cannot grow easily, if it is made to grow up by thickness thicker than 0.1 micrometers. It becomes impossible moreover, for a carrier to pass this energy barrier according to the tunnel effect. Moreover, if AlGaIn with the larger presentation ratio of aluminum forms thinly, it will become easy to oscillate LD component. For example, if Y values are 0.2 or more $\text{AlYGa}1-\text{YN}(\text{s})$, adjusting to 500Å or less is desirable. Although especially the minimum of the thickness of p mold cap layer 8 does not limit, it is desirable to form by thickness 10Å or more.

[0033] Then, p mold lightguide layer 9 which bandgap energy becomes from the Mg dope p mold GaN smaller than p mold cap layer 8 at 1050 degrees C is grown up by 0.2-micrometer thickness. As for this layer, it is desirable to act as a lightguide layer of a barrier layer and to make it grow up by GaN and InGaIn as well as n mold lightguide layer 6. Moreover, this layer acts as a desirable lightguide layer by acting also as a buffer layer at the time of growing up p mold cladding layer 10, and growing up 100Å – 5 micrometers by 200Å – 1 micrometer thickness still more preferably.

[0034] Then, p mold cladding layer 10 which bandgap energy becomes from larger Mg dope p mold aluminum $0.2\text{Ga}0.8\text{N}$ than p mold lightguide layer 9 at 1050 degrees C is grown up by 0.5-micrometer thickness. As well as n mold cladding layer 5, as for this layer, it is desirable the nitride semi-conductor which acts as a carrier confining layer and an optical confinement layer, and contains aluminum, and to grow up AlGaIn preferably, and it can form a crystalline good carrier confining layer by growing up still more preferably 100Å or more 2 micrometers or less by 500Å or more and 1 micrometer or less.

[0035] In the case of the barrier layer 7 of quantum structure which has the well layer which consists of InGaIn like this example, the barrier layer 7 is touched. In the location which formed p mold cap layer 8 containing aluminum of 0.1 micrometers or less of thickness, and is distant from a barrier layer from the p mold cap layer 8 p mold lightguide layer 9 with BADD gap energy smaller than p mold cap layer 8 is formed. It is very more desirable than the p mold lightguide layer 9 to form p mold cladding layer 10 which consists of a p mold lightguide layer 9 from the nitride semi-conductor containing aluminum with a large band gap in the location distant from the barrier layer. And since the thickness of p mold cap layer 8 is thinly set up with 0.1 micrometers or less, the electron hole which did not act as barrier of a carrier and was poured in from p layers can pass through p mold cap layer 8 according to the tunnel effect, and recombines efficiently by the barrier layer, and the output of LD improves. That is, since a carrier does not overflow a barrier layer but it is prevented in p mold cap layer 8 whether the temperature of a semiconductor device rises since the poured-in carrier has the large bandgap energy of p mold cap layer 8, or an inrush current consistency increases or, a carrier accumulates in a barrier layer and becomes possible [emitting light efficiently]. Therefore, since it is rare for luminous efficiency to fall even if a semiconductor device carries out a temperature rise, low LD of a threshold current is realizable. In addition, in this invention, although the upper layer showed the most desirable configuration that is easy to oscillate with a nitride semi-conductor from the barrier layer 7 when LD was created, this invention does not prescribe especially the configuration of upper p type layer from a barrier layer.

[0036] Finally, p mold contact layer 11 which consists of a Mg dope p mold GaN at 1050 degrees C on p mold cladding layer 10 is grown up by 0.5-micrometer thickness. p mold contact layer 11 can be constituted from $\text{InXAlYGa}1-\text{X}-\text{YN}$ ($0 \leq \text{X}$, $0 \leq \text{Y}$, $\text{X}+\text{Y} \leq 1$) of p mold, and GaN which doped Mg preferably, then the p electrode 21 and the most desirable ohmic contact are acquired. In addition, as an ingredient of p electrode with which p mold contact layer and desirable OMIKKU are obtained, nickel, Pd, nickel/Au, etc. can be mentioned, for example.

[0037] Temperature is lowered to a room temperature after reaction termination, annealing is further performed for a wafer at 700 degrees C in a reaction container among nitrogen-gas-atmosphere mind, and p type layer is further formed into low resistance.

[0038] As a wafer is picked out from a reaction container after annealing and it is shown in drawing 3, it is alike with an RIE system, p mold contact layer 11 and p mold cladding layer 10 of the maximum upper layer are etched more, and it considers as the ridge configuration which has stripe width of face of 4 micrometers. Thus, by making p type layer above a barrier layer into a stripe-like ridge configuration, luminescence of a barrier layer comes to concentrate on the bottom of a stripe ridge, and a threshold falls. It is desirable to make the layer more than p mold nitride semi-conductor layer containing aluminum especially above a barrier layer into a ridge configuration. As a mask is formed in a ridge front face after ridge formation and it is shown in drawing 3, it is made bilateral symmetry to a stripe-like ridge, and the front face of n mold contact layer 3 is exposed.

[0039] Next, the p electrode 21 which consists of nickel and Au is formed in the front face of p mold contact layer 11 in the shape of a stripe. the n electrode 22 which consists of Ti and aluminum on the other hand —

stripe-like n mold contact layer 3 — it forms in the whole surface mostly. In addition, the whole surface means 80% or more of area mostly.

[0040] Next, as shown in drawing 3, the insulator layer 30 which consists of SiO₂ is formed in the front face of the nitride semi-conductor layer exposed between the n electrode 22 and the p electrode 21, and the pad electrode 23 electrically connected with the p electrode 21 through this insulator layer 30 is formed. This pad electrode 23 extends the surface area of the substantial p electrode 21, and has the operation which can be made to carry out wire bonding of the p electrode side.

[0041] The wafer which formed n electrode and p electrode as mentioned above is transported to polish equipment, the silicon on sapphire 1 of the side which does not form the nitride semi-conductor is wrapped using a diamond abrasive material, and thickness of a substrate is set to 50 micrometers. After wrapping, it polishes 1 micrometer by the still finer abrasive material, and a substrate front face is made into the shape of a mirror plane.

[0042] The scribe after substrate polish and of the polished surface side is carried out, cleavage is carried out to the shape of a bar in a direction perpendicular to a stripe-like electrode, and a resonator is produced to a cleavage plane. In addition, a cleavage plane is [External Character 1] of a nitride semi-conductor side which grew on silicon on sapphire.

(1 I O O)

It considers as a field. Outside, in the 1st page, when a nitride semi-conductor is approximated with the hexagonal system of a forward hexagonal prism, it is a field equivalent to the field (Mth page) of the square equivalent to the side face of the hexagonal prism. In addition, an end face can be etched with dry etching means, such as RIE, and a resonator can also be produced. Moreover, it is also possible to carry out mirror polishing of the cleavage plane, and to create it in addition to this.

[0043] The dielectric multilayers which consist of SiO₂ and TiO₂ were formed in the resonator side after cleavage, and finally, in the direction parallel to p electrode, the bar was cut and it considered as the laser chip. Next, when the chip was installed in the heat sink by face up (condition which the substrate and the heat sink countered), wire bonding of each electrode was carried out and laser oscillation was tried at the room temperature, in the room temperature, by threshold-current consistency 1.5 kA/cm² and threshold voltage 6V, continuous oscillation with an oscillation wavelength of 405nm was checked, and the continuous oscillation for three days was checked.

[0044] In the [example 2] example 1, the front face of n mold lightguide layer 6 is slightly polished after n mold lightguide layer 6 growth using the abrasive material containing diamond powder. Similarly after polishing, when the front face of n mold lightguide layer was observed, about 50Å surface roughness has been observed. When the barrier layer, p type layer, etc. were grown up like the example 1 and it similarly considered as the laser component after that, the continuous oscillation for two days was checked in threshold-current consistency 1.5 kA/cm² and threshold voltage 6V. This is imagined to be that to which the life fell a little when the concavo-convex level difference became large.

[0045] The process into which n mold lightguide layer 6 is grown up in the [example 3] example 1 is performed as follows. That is, temperature is held at 1030 degrees C and, similarly 0.16 micrometers of n mold lightguide layers 6 which consist of an Si dope n mold GaN which doped Si 8x10¹⁸/cm³ are grown up with the growth rate of 800Å / min. The flow rate of only silane gas is made [many], a lightguide layer is continuously grown up for 30 seconds, without stopping TMG gas and ammonia gas, and Si is doped for the lightguide layer of the last thickness for 400Å by high concentration at the same time 0.16 micrometers grew. Si concentration of n mold lightguide layer for 400Å of this last was 1x10²¹/cm³. It was 40Å, when the wafer was picked out from the reaction container after growth and surface roughness was measured like the example. When the rest grew up the barrier layer and p type layer and produced the laser component on this n mold lightguide layer like the example 1, it has produced the laser component which has a property almost equivalent to an example 1.

[0046] The process into which n mold lightguide layer 6 is grown up in the [example 4] example 1 is performed as follows. Similarly n mold lightguide layer 6 which consists of an Si dope n mold GaN which held temperature at 1030 degrees C and doped Si 8x10¹⁸/cm³ namely, with the growth rate of 800Å / min The flow rate of material gas is doubled, a lightguide layer is continuously grown up for 15 seconds with the growth rate of 1600Å / min, and the lightguide layer of the last thickness for 400Å is grown up with a double growth rate at the same time it grew up 0.16 micrometers and 0.16 micrometers grew. It was 30Å, when the wafer was picked out from the reaction container after growth and surface roughness was measured like the example. When the rest grew up the barrier layer and p type layer and produced the laser component on this n mold lightguide layer like the example 1, it has produced the laser component which has a property almost equivalent to an example 1.

[0047] As mentioned above, although the wafer is picked out from the reaction container in the examples 3 and 4 in order to measure the surface roughness after growing up n mold lightguide layer, without taking out from a reaction container, on a substrate, an actual laser component continues and is growing up the nitride semi-conductor layer to p mold contact layer.

[0048] In the [example 4] example 1, when changed the etching rate, and the surface roughness of n mold lightguide layer 6 was made into 100Å and also the laser component was obtained similarly, similarly the continuous oscillation of 1 hour was checked by threshold-current consistency 1.5 kA/cm² and threshold

voltage 6V.

[0049] In the [example 5] example 2, although continuous oscillation was not able to be checked when changed the abrasive material, and the surface roughness of n mold lightguide layer 6 was made into 150A and also the laser component was obtained similarly, the oscillation for 100 days was checked in pulse current of 200 microseconds of pulse width, and 2ms of pulse periods.

[0050]

[Effect of the Invention] as explained above, the nitride semiconductor device of this invention touches n type layer which has detailed irregularity, and by growing up the barrier layer which has quantum structure, the output of a component boils it markedly and improves. This is guessed because the barrier layer containing an indium tended to become quantum dot structure and quantum box structure. Therefore, a long lasting laser component is realizable by high power. By having improved the laser component, as for the LED component used on conditions looser than a laser component, dependability also becomes good further. Moreover, it cannot be overemphasized that the technique of this invention is applicable to all the electron devices using nitride *****, such as LED and not only a luminescence device like LD but a transistor, and FET, MOS.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The type section Fig. showing one structure of the conventional laser component.

[Drawing 2] The type section Fig. showing the structure near the barrier layer of the nitride semiconductor device concerning this invention.

[Drawing 3] The type section Fig. showing the structure of the laser component concerning one example of this invention.

[Description of Notations]

- 1 ... Silicon on sapphire
- 2 ... Buffer layer
- 3 ... n mold contact layer
- 4 ... Crack prevention layer
- 5 ... n mold cladding layer
- 6 ... n mold lightguide layer
- 7 ... Barrier layer
- 8 ... p mold cap layer
- 9 ... p mold lightguide layer
- 10 ... p mold cladding layer
- 11 ... p mold contact layer
- 21 ... p electrode
- 22 ... n electrode
- 23 ... Pad electrode
- 30 ... Insulator layer

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-145002

(43) 公開日 平成10年(1998) 5月29日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 S 3/18

H 0 1 S 3/18

H 0 1 L 33/00

H 0 1 L 33/00

C

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平8-304259

(22) 出願日 平成8年(1996)11月15日

(71) 出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72) 発明者 長濱 慎一

徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(72) 発明者 中村 修二

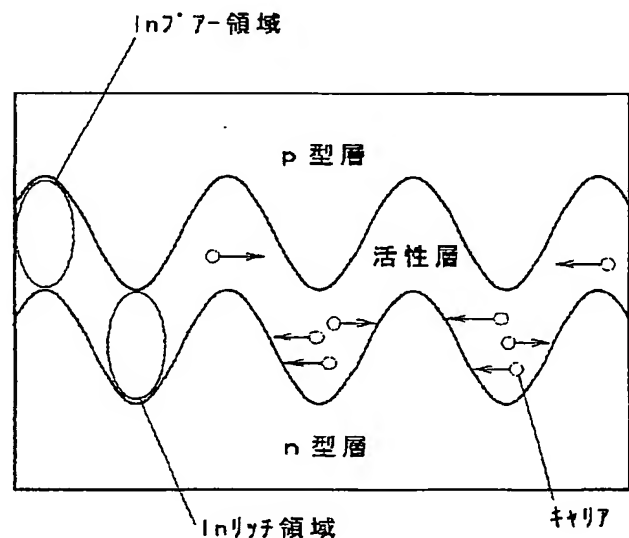
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内

(54) 【発明の名称】 窒化物半導体素子及び窒化物半導体の成長方法

(57) 【要約】

【目的】 主として窒化物半導体よりなるレーザ素子の閾値を低下させて室温で長時間連続発振させることにより、信頼性が高く、効率に優れた窒化物半導体素子を実現する。

【構成】 n型窒化物半導体層を成長させた後、そのn型窒化物半導体層の表面に微細な凹凸を設けるか、成長後の窒化物半導体層の最表面に微細な凹凸が形成されるようにn型窒化物半導体層を成長させ、その後その凹凸が設けられたn型窒化物半導体層に接して、量子構造を有し、かつインジウムを含む窒化物半導体よりなる活性層を成長させることにより、レーザ素子の閾値が低下して、長時間連続発振可能となる。



【特許請求の範囲】

【請求項 1】 n 型窒化物半導体層と p 型窒化物半導体層との間に、量子構造を有する活性層が形成されてなる窒化物半導体素子において、前記活性層は表面に微細な凹凸が設けられた n 型窒化物半導体層に接して形成されていることを特徴とする窒化物半導体素子。

【請求項 2】 前記 n 型窒化物半導体層の表面の凹凸の平均段差が 10 オングストローム～100 オングストロームの範囲内にあることを特徴とする請求項 1 に記載の窒化物半導体素子。

【請求項 3】 n 型窒化物半導体層を成長させた後、その n 型窒化物半導体層の表面に微細な凹凸を設ける工程と、その凹凸が設けられた n 型窒化物半導体層に接して、量子構造を有し、かつインジウムを含む窒化物半導体よりなる活性層を成長させる工程とを備えることを特徴とする窒化物半導体の成長方法。

【請求項 4】 成長後の窒化物半導体層の最表面に微細な凹凸が形成されるように n 型窒化物半導体層を成長させる工程と、凹凸が設けられた n 型窒化物半導体層に接して、量子構造を有し、かつインジウムを含む窒化物半導体よりなる活性層を成長させる工程とを備えることを特徴とする窒化物半導体の成長方法。

【請求項 5】 前記 n 型窒化物半導体層表面の凹凸の平均段差が 10 オングストローム～100 オングストロームの範囲内にあることを特徴とする請求項 3 または 4 に記載の窒化物半導体の成長方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は LED（発光ダイオード）、LD（レーザダイオード）等の発光素子、あるいは太陽電池、光センサー等の受光素子に使用される窒化物半導体（ $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ 、 $0 \leq x$ 、 $0 \leq y$ 、 $x+y \leq 1$ ）よりなる素子と、その素子を構成する窒化物半導体の成長方法に関する。

【0002】

【従来の技術】 窒化物半導体は高輝度青色 LED、純緑色 LED の材料として、フルカラー LED ディスプレイ、交通信号等で最近実用化されたばかりである。これらの LED は n 型窒化物半導体層と、 p 型窒化物半導体層との間に、単一量子井戸構造（SQW: Single-Quantum-Well）を有する InGaIn よりなる活性層を有するダブルヘテロ構造を有している。青色、緑色等の波長は InGaIn 活性層の In 組成比を増減することで決定されている。

【0003】 また、本出願人は、最近この材料を用いてパルス電流において、室温での 410 nm のレーザ発振を公表した（例えば、Jpn. J. Appl. Phys. Vol. 35 (1996) pp. L74-76）。図 1 に公表したレーザ素子の構造を示す。このレーザ素子はサファイア基板の上に GaN バッファ層、 $n\text{-GaIn}$ 、 $n\text{-In}_{0.1}\text{Ga}_{0.9}\text{N}$ 、 $n\text{-Al}$

$0.15\text{Ga}_{0.85}\text{N}$ 、 $n\text{-GaIn}$ 、 InGaIn よりなる多重量子井戸構造（MQW: Multi-Quantum-Well）の活性層、 $p\text{-Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 、 $p\text{-GaIn}$ 、 $p\text{-Al}_{0.15}\text{Ga}_{0.85}\text{N}$ 、 $p\text{-GaIn}$ が順に積層されてなる電極ストライプ型のレーザ素子であり。最上層の p 型 GaIn にはストライプ状の p 電極、エッチングにより露出されたバッファ層の上の $n\text{-GaIn}$ には同じくストライプ状の n 電極が形成されている。このレーザ素子はパルス電流（パルス幅 2 μs 、パルス周期 2 ms）において、閾値電流 610 mA、閾値電流密度 8.7 kA/cm²、閾値電圧 2.1 V と、閾値での電流、電圧がかなり高い。室温連続発振させるためには、この閾値電流、電圧が下がるような、さらに発光効率の高い素子を実現する必要がある。

【0004】

【発明が解決しようとする課題】 このように窒化物半導体では LED が実用化域に入っており、益々の光度向上、長寿命が望まれ、LD では早期室温での連続発振が望まれている。そのためには素子自体の構造を改良して、窒化物半導体デバイスの特性を向上させる必要がある。そのためには最も過酷な条件で使用されるレーザ素子の閾値を低下させて、レーザ素子を連続発振させることが、最もわかりやすい。従って本発明の目的とするところは、主として窒化物半導体よりなるレーザ素子の閾値を低下させて室温で長時間連続発振させることにより、信頼性が高く、効率に優れた窒化物半導体素子を実現することにある。これを実現することにより、同時に LED の発光効率を向上させ、太陽電池、光センサー等の受光素子の効率も向上させることができる。そのために本発明では、新規な窒化物半導体素子の構造と、その素子を構成する窒化物半導体の成長方法とを提供する。

【0005】

【課題を解決するための手段】 本発明の窒化物半導体素子は、 n 型窒化物半導体層（以下、 n 型層という。）と p 型窒化物半導体層（以下、 p 型層という。）との間に、量子構造を有する活性層が形成されてなる窒化物半導体素子において、前記活性層は表面に微細な凹凸が設けられた n 型層に接して形成されていることを特徴とする。なお量子構造とは、単一量子井戸構造（SQW: Single-quantum-Well）、MQW、量子ドット、量子箱等、窒化物半導体の量子効果が現れるような、単一膜厚が非常に薄い膜厚で形成された活性層を意味し、具体的には例えば SQW であれば膜厚が 70 オングストローム以下、さらに好ましくは 50 オングストローム以下の単一井戸層よりなる活性層を意味し、MQW であれば、障壁層が 150 オングストローム以下、さらに好ましくは 100 オングストローム以下の膜厚で形成され、障壁層と前記井戸層とを複数積層してなる活性層を意味する。量子箱、量子ドットとは、活性層の膜厚の薄い井戸層及び／又は障壁層の一部が相分離してインジウムの多いイ

ンジウムリッチ領域と、インジウムの少ないインジウムブアー領域とを形成しており、インジウムリッチ領域とインジウムブアー領域とが平面上で規則的に並んだような状態になって量子箱を形成している状態を指す。あるいはInリッチ領域と、Inブアー領域によって生じる井戸層の厚さが面内で不均一であり、面内方向においてキャリアが閉じこめられるようになっているものも、ここでは含んで量子ドット若しくは量子箱というが、量子箱、量子ドットについては後に詳説する。

【0006】本発明の半導体素子において、活性層に接して形成されているn型層の凹凸の平均段差が10オングストローム～100オングストロームの範囲内にあることを特徴とする。なお凹凸の平均段差は、その窒化物半導体層の表面荒さを測定することによって決定できる。

【0007】本発明の窒化物半導体の成長方法は2種類の態様からなり、その第1の態様は、n型層を成長させた後、そのn型層の表面に微細な凹凸を設ける工程と、その凹凸が設けられたn型層に接して、量子構造を有し、かつインジウムを含む窒化物半導体よりなる活性層を成長させる工程とを備えることを特徴とする。

【0008】本発明の成長方法の第2の態様は、成長後の窒化物半導体層の最表面に微細な凹凸が形成されるようにn型層を成長させる工程と、凹凸が設けられたn型窒化物半導体層に接して、量子構造を有し、かつインジウムを含む窒化物半導体よりなる活性層を成長させる工程とを備えることを特徴とする。

【0009】さらに、本発明の成長方法の第1の態様及び第2の態様において、前記凹凸の平均段差が10オングストローム～100オングストロームの範囲内にあることを特徴とする。

【0010】

【発明の実施の形態】図2に本発明の窒化物半導体素子の活性層付近の構造を拡大して示す模式的な断面図を示す。本発明の窒化物半導体素子は活性層が形成されるn型層表面に微細な凹凸が設けられている。このn型層の上に量子構造を有する活性層を成長させると、活性層の表面にも凹凸が発生する。量子構造を構成する活性層の単一井戸層の膜厚は70オングストローム以下と非常に薄い。このような単一膜厚が非常に薄い層を、凹凸のあるn型層の表面に成長させると、活性層はその性質を受け継いで凹凸が発生する、さらにその凹凸により活性層に組成の不均一が生じやすい傾向にある。つまり、n型層の凹凸の上に活性層を成長させると、活性層（井戸層）に注入されたキャリアは、面内方向でn型層、p型層との層のバンドギャップ差により、キャリアが横方向に閉じこめられたような形となり量子箱、若しくは量子ドット構造と同一となり、出力が大幅に向上する。

【0011】図2ではキャリアを○印でもって示して、そのキャリアが活性層の横方向に存在するn型層で閉じ

こめられた状態を示している。このようにn型層に凹凸ができると、Inを含む活性層はInの組成不均一が起こりやすくなり、In含有量が少ないInブアー領域と、In含有量が多いInリッチ領域ができやすくなる傾向にある。あるいはInを含む活性層をn型層の上に成長させると、例えばInGa_Nは成長時に相分離を起こしやすく、相分離が起きたときにInGa_N活性層の膜厚が不均一になる傾向にある。このため、たとえ下のn型層の凹凸が小さくても、このInGa_Nの相分離による凹凸により、さらに活性層の凹凸が大きくなる傾向にある。このため活性層にできた量子ドット、あるいは量子箱は凹凸によるキャリアの閉じこめ効果と、In組成分離による2つの効果よりなる。しかも、前記のように、このInGa_N凹凸領域にはInリッチ領域とブアー領域とができている。即ち、少なくとも一つの井戸層を有する活性層の面内において、インジウム組成が不均一であることは、単一井戸層の面方向においてバンドギャップの異なるInGa_N領域（Inリッチ領域、Inブアー領域）が存在し、さらに面内方向において、凹凸によって起こる横方向のキャリアの閉じこめが存在することを意味する。従って、活性層に注入されたキャリアは、Inリッチ領域、あるいは凹凸による横方向の閉じこめを受ける。これは三次元的にキャリアが閉じこめられた効果に相当する。つまり活性層が量子箱、量子ドット効果に相当するのである。

【0012】さらに、量子ドット効果の他に、活性層に注入された電子キャリアと正孔キャリアとが井戸層のInリッチ領域、または凹凸によるキャリアの横方向の閉じこめを受け、三次元的に局在化して、局在エキシトンあるいはバイエキシトンを形成し、レーザの閾値を低下させる助けとなると共に出力を向上させているのかも知れない。Inリッチ領域にはブアー領域に比較して多くのキャリアが存在し、電子キャリアと正孔キャリアとが局在してエキシトンに基づく発光、又はバイエキシトンに基づく発光をする。即ち、Inリッチ領域は量子ドット又は量子箱を構成する。従って、凹凸のあるn型層の表面に形成されたInGa_Nよりなる量子構造の活性層が、量子ドット若しくは量子箱を構成しやすくなるために、出力が大幅に向上すると推察される。従って、活性層を単一量子井戸構造（SQW:Single quantum well）、多重量子井戸構造（MQW:Multi quantum well）のような量子井戸構造で構成する場合、少なくともInを含む窒化物半導体よりなる井戸層を有することが必要であり、単一井戸層の好ましい膜厚は70オングストローム以下、さらに好ましくは50オングストローム以下の膜厚に調整する。MQWの場合、障壁層は井戸層よりもバンドギャップエネルギーが大きい窒化物半導体層で構成し、膜厚は150オングストローム以下、さらに好ましくは100オングストローム以下に調整する。

【0013】以上述べたような活性層の効果が最も顕著

に現れる n 型層表面の凹凸段差は 10 オングストローム以上、100 オングストローム以下、さらに好ましくは 10 オングストローム以上、60 オングストローム以下、最も好ましくは 10 オングストローム以上、40 オングストローム以下である。10 オングストロームよりも小さいと、量子ドットの基底エネルギー準位がバリアー層のエネルギーバリアをエネルギー的にオーバーフローし、前記量子ドット、量子箱の効果が現れにくい傾向にある。また 100 オングストロームよりも大きいと、活性層の結晶性が悪くなって、発光出力が低下する傾向にある。

【0014】さらにまた、このような活性層に、凹凸が形成された n 型層と同一種類の n 型不純物をドーピングすると、レーザ素子では閾値電流がさらに低下する。活性層に、n 型不純物をドーピングすると、伝導帯と価電子帯との間に、さらに不純物レベルのエネルギー準位が形成される。そのため電子キャリアはより深い不純物レベルのエネルギー準位に落ち、そこで電子キャリアと正孔キャリアとが再結合してより小さなエネルギー $h\nu'$ を放出する。このことは電子キャリアがよりいっそう局在化し、このいっそう局在化して形成されたエキシトンの効果により窒化物半導体素子、特にレーザ素子の閾値が低下するものと推測される。また活性層と n 型層も同じ不純物が含まれているので、互いの層間で不純物が拡散しても、悪影響を及ぼすことがない。n 型不純物としては、Si、Ge、Sn 等、周期律表第 4 A 族、第 4 B 族、第 6 A 族及び第 6 B 族より選択される少なくとも一種の元素が挙げられるが、特に好ましくは Si を用いる。

【0015】本発明の成長方法の第 1 の態様において、n 型層を成長させた後、その n 型層の表面に微細な凹凸を設けるには、例えば以下の方法がある。

【0016】第 1 は n 型層表面をエッチングする手段である。エッチングには大きく分けてドライエッチングと、ウェットエッチングとがあるが、好ましくはドライエッチングを用いる。ドライエッチングには、反応性イオンエッチング (RIE)、反応性イオンビームエッチング (RIBE)、電子サイクロトロン共鳴エッチング (ECR)、イオンミリング、光励起エッチング等の装置が挙げられる。いずれもエッチング室内にガスを導入して、そのガスを活性化させて、窒化物半導体をエッチングする装置であり、ガスの種類を適宜選択することにより、表面荒さを調整することができる。例えば RIE であれば、活性 Si と活性 Cl とを含む雰囲気中で窒化物半導体をエッチングできる。ウェットエッチングであれば、例えばリン酸と硫酸の混酸を用いることができる。

【0017】第 2 は n 型層表面を研磨 (ラッピング、ポリッシング) する手段である。研磨剤としては例えばダイヤモンド、SiC、WC 等がある。研磨時の研磨剤の粒度、研磨圧力等を適宜調整して、n 型層の表面に微細な凹凸を設ける。

【0018】また、本発明の成長方法の第 2 の態様において、成長後の窒化物半導体層の最表面に微細な凹凸が形成されるように n 型層を成長させるには、例えば以下の方法で成長させることができる。

【0019】まず第 1 に、n 型層成長終了直前に、その n 型層に n 型不純物を多量にドーピングして、最後に不純物を多量に含む n 型層を成長させる方法がある。不純物を多量に含む層の膜厚は特に限定するものではないが、1000 オングストローム以下となるように調整することが望ましい。1000 オングストロームよりも不純物を多くドーピングした層を形成すると、n 型層自体の結晶性が悪くなりすぎて、結晶性の良い活性層を成長させることが難しくなる傾向にある。n 型不純物の好ましいドーピング量は $1 \times 10^{18} / \text{cm}^3$ 以上、さらに好ましくは $1 \times 10^{19} / \text{cm}^3$ 以上、最も好ましくは $1 \times 10^{20} / \text{cm}^3$ 以上に調整する。

【0020】次に第 2 に、n 型層成長終了直前に、n 型層結晶の成長速度を早くして、今まで成長させてきた n 型層よりも、故意に結晶性を悪くする方法がある。この方法によると、成長速度を早める層の膜厚も特に限定するものではないが、10 オングストローム以上、1000 オングストローム以下に調整することが望ましい。成長速度としては、結晶成長方法によっても異なるが、例えば MOVPE 法では今まで成長させてきた結晶の成長速度に比較して、1.5 倍～10 倍の成長速度で成長させる。

【0021】窒化物半導体を成長させるには、例えば有機金属気相成長法 (MOVPE)、分子線気相成長法 (MBE)、有機金属分子線気相成長法 (MOMB E)、ハライド気相成長法 (HDVPE) 法等、従来提案されている窒化物半導体の成長方法を用いることができる。

【0022】

【実施例】以下、MOVPE 法により本発明の素子に係る、窒化物半導体よりなるレーザ素子を作製する工程を、図面を参照しながら詳説する。

【0023】【実施例 1】図 3 は本発明の一実施例によるレーザ素子の構造を示す模式的な断面図であり、レーザ光の共振方向に対して垂直な方向で素子を切断した際の図を示している。

【0024】サファイア (C 面) よりなる基板 1 を反応容器内にセットし、容器内を水素で十分置換した後、水素を流しながら、基板の温度を 1050℃まで上昇させ、基板のクリーニングを行う。基板 1 にはサファイア C 面の他、R 面、A 面を主面とするサファイア、その他、スピネル (MgAl_2O_4) のような絶縁性の基板を用いることができる。絶縁性基板では、得られるレーザ素子は同一面側に n 電極と、p 電極が形成された構造となる。絶縁性基板の他、SiC (6H、4H、3C を含む)、ZnS、ZnO、GaAs、GaN 等の半導体基

板を用い、上下にある窒化物半導体層に n 電極と、 p 電極を設ける構造とすることもできるし、絶縁性基板のように同一面側の窒化物半導体層に n 、 p 両電極を形成することもできる。

【0025】続いて、温度を 510°C まで下げ、キャリアガスに水素、原料ガスにアンモニアと TMG (トリメチルガリウム) とを用い、基板 1 上に GaN よりなるバッファ層 2 を約 200 オングストロームの膜厚で成長させる。バッファ層は AlN、GaN、AlGaIn 等が、 900°C 以下の温度で、膜厚数十オングストローム～数百オングストロームで形成できる。このバッファ層は基板と窒化物半導体との格子定数不正を緩和するために形成されるが、窒化物半導体の成長方法、基板の種類等によっては省略することも可能である。

【0026】バッファ層 2 成長後、TMG のみ止めて、温度を 1030°C まで上昇させる。 1030°C になったら、同じく原料ガスに TMG、アンモニアガス、不純物ガスにシランガスを用い、 n 型コンタクト層 3 として、Si を $8 \times 10^{18}/\text{cm}^3$ ドープした Si ドープ n 型 GaN 層を、800 オングストローム/min の速さで、 $5 \mu\text{m}$ 成長させる。 n 型コンタクト層は $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x$, $0 \leq y$, $x+y \leq 1$) で構成することができ、特に GaN、InGaIn、その中でも Si 若しくは Ge をドープした GaN で構成することにより、キャリア濃度の高い n 型層が得られ、また n 電極と好ましいオーミック接触が得られる。 n 電極の材料としては Al、Ti、W、Cu、Zn、Sn、In 等の金属若しくは合金が好ましいオーミックが得られる。

【0027】次に、温度を 800°C にして、原料ガスに TMG、TMI (トリメチルインジウム)、アンモニア、不純物ガスにシランガスを用い、同じく 800 オングストローム/min の成長速度で、Si を $8 \times 10^{18}/\text{cm}^3$ ドープした Si ドープ $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ よりなるクラック防止層 4 を 500 オングストロームの膜厚で成長させる。このクラック防止層 4 は In を含む n 型の窒化物半導体、好ましくは InGaIn で成長させることにより、次に成長させる Al を含む n 型クラッド層 5 を厚膜で成長させることが可能となり、非常に好ましい。LD の場合は、光閉じ込め層となる層を、好ましくは $0.1 \mu\text{m}$ 以上の膜厚で成長させる必要がある。従来では GaN、AlGaIn 層の上に直接、厚膜の AlGaIn を成長させると、後から成長させた AlGaIn にクラックが入るので素子作製が困難であったが、このクラック防止層 4 が、次に成長させる Al を含む n 型クラッド層 5 にクラックが入るのを防止することができる。なおこのクラック防止層は 100 オングストローム以上、 $0.5 \mu\text{m}$ 以下の膜厚で成長させることが好ましい。100 オングストロームよりも薄いと前記のようにクラック防止として作用しにくく、 $0.5 \mu\text{m}$ よりも厚いと、結晶自体が黒変する傾向にある。なお、このクラック防止層 4 は成

長方法、成長装置等の条件によっては省略することもできるが LD を作製する場合には成長させる方が望ましい。このクラック防止層 4 は n 型コンタクト層 3 内に成長させても良い。

【0028】次に温度を 1030°C にして、原料ガスに TMA (トリメチルアルミニウム)、TMG、 NH_3 、 SiH_4 を用い、同じく 800 オングストローム/min の成長速度で、Si を $8 \times 10^{18}/\text{cm}^3$ ドープした Si ドープ n 型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ よりなる n 型クラッド層 5 を $0.5 \mu\text{m}$ の膜厚で成長させる。この第 1 の n 型クラッド層 5 はキャリア閉じ込め層、及び光閉じ込め層として作用し、上記のように Al を含む窒化物半導体、好ましくは AlGaIn を成長させることが望ましく、100 オングストローム以上、 $2 \mu\text{m}$ 以下、さらに好ましくは 500 オングストローム以上、 $1 \mu\text{m}$ 以下で成長させることにより、結晶性の良いキャリア閉じ込め層が形成できる。

【0029】続いて、 1030°C 、Si を $8 \times 10^{18}/\text{cm}^3$ ドープした Si ドープ n 型 GaN よりなる n 型光ガイド層 6 を、同じく 800 オングストローム/min の成長速度で、 $0.2 \mu\text{m}$ 成長させる。この n 型光ガイド層 6 は、活性層の光ガイド層として作用し、GaN、InGaIn を成長させることが望ましく、通常 100 オングストローム～ $5 \mu\text{m}$ 、さらに好ましくは 200 オングストローム～ $1 \mu\text{m}$ の膜厚で成長させることが望ましい。

【0030】光ガイド層 6 成長後、反応容器内の温度を室温に戻してから、ウェーハを取り出し、RIE 装置に移送する。ついで RIE 装置にて、 Cl_2 と SiCl_4 ガスを用い、 n 型光ガイド層 6 の表面全体をわずかにエッチングする。エッチング終了後、原子間力電子顕微鏡で n 型光ガイド層の表面を観察したところ、およそ 30 オングストロームの表面荒さが測定できた。

【0031】エッチング後、再度ウェーハを反応容器に移送し、原料ガスに TMG、TMI、アンモニア、シランガスを用いて活性層 7 を成長させる。活性層 7 は温度を 800°C に保持して、まず Si を $8 \times 10^{18}/\text{cm}^3$ でドープした $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ よりなる井戸層を 25 オングストロームの膜厚で成長させる。次に TMI のモル比を変化させるのみで同一温度で、Si を $8 \times 10^{18}/\text{cm}^3$ ドープした $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ よりなる障壁層を 50 オングストロームの膜厚で成長させる。この操作を 2 回繰り返し、最後に井戸層を積層した多重量子井戸構造の活性層 7 を成長させる。活性層の n 型不純物は本実施例のように井戸層、障壁層両方にドープしても良く、またいずれか一方にドープしてもよい。

【0032】次に、温度を 1050°C に上げ、TMG、TMA、 NH_3 、 Cp^2Mg (シクロペンタジエニルマグネシウム) を用い、活性層よりもバンドギャップエネルギーが大きい、Mg ドープ p 型 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ よりなる p 型キャップ層 8 を 300 オングストロームの膜厚で

成長させる。この p 型キャップ層 8 は p 型としたが、膜厚が薄いので、n 型不純物をドーピングしてキャリアが補償された i 型としても良く、最も好ましくは p 型とする。p 型キャップ層 8 の膜厚は $0.1 \mu\text{m}$ 以下、さらに好ましくは 500 \AA 以下、最も好ましくは 300 \AA 以下に調整する。 $0.1 \mu\text{m}$ より厚い膜厚で成長させると、p 型キャップ層 8 中にクラックが入りやすくなり、結晶性の良い窒化物半導体層が成長しにくいからである。またキャリアがこのエネルギーバリアをトンネル効果により通過できなくなる。また、Al の組成比が大きい AlGaIn 程薄く形成すると LD 素子は発振しやすくなる。例えば、Y 値が 0.2 以上の $\text{Al}_Y\text{Ga}_{1-Y}\text{In}$ であれば 500 \AA 以下に調整することが望ましい。p 型キャップ層 8 の膜厚の下限は特に限定しないが、 10 \AA 以上の膜厚で形成することが望ましい。

【0033】続いて 1050°C で、バンドギャップエネルギーが p 型キャップ層 8 よりも小さい、Mg ドープ p 型 GaN よりなる p 型光ガイド層 9 を $0.2 \mu\text{m}$ の膜厚で成長させる。この層は、活性層の光ガイド層として作用し、n 型光ガイド層 6 と同じく GaN、InGaIn で成長させることが望ましい。また、この層は p 型クラッド層 10 を成長させる際のバッファ層としても作用し、 100 \AA から $5 \mu\text{m}$ 、さらに好ましくは 200 \AA から $1 \mu\text{m}$ の膜厚で成長させることにより、好ましい光ガイド層として作用する。

【0034】続いて 1050°C で、バンドギャップエネルギーが p 型光ガイド層 9 よりも大きい、Mg ドープ p 型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ よりなる p 型クラッド層 10 を $0.5 \mu\text{m}$ の膜厚で成長させる。この層は n 型クラッド層 5 と同じく、キャリア閉じ込め層、及び光閉じ込め層として作用し、Al を含む窒化物半導体、好ましくは AlGaIn を成長させることが望ましく、 100 \AA 以上、 $2 \mu\text{m}$ 以下、さらに好ましくは 500 \AA 以上、 $1 \mu\text{m}$ 以下で成長させることにより、結晶性の良いキャリア閉じ込め層が形成できる。

【0035】本実施例のように InGaIn よりなる井戸層を有する量子構造の活性層 7 の場合、その活性層 7 に接して、膜厚 $0.1 \mu\text{m}$ 以下の Al を含む p 型キャップ層 8 を設け、その p 型キャップ層 8 よりも活性層から離れた位置に、p 型キャップ層 8 よりもバンドギャップエネルギーが小さい p 型光ガイド層 9 を設け、その p 型光ガイド層 9 よりも活性層から離れた位置に、p 型光ガイド層 9 よりもバンドギャップが大きい Al を含む窒化物半導体よりなる p 型クラッド層 10 を設けることは非常に好ましい。しかも p 型キャップ層 8 の膜厚を $0.1 \mu\text{m}$ 以下と薄く設定してあるため、キャリアのバリアとして作用することはなく、p 層から注入された正孔が、トンネル効果により p 型キャップ層 8 を通り抜けることができ、活性層で効率よく再結合し、LD の出力が向上

する。つまり、注入されたキャリアは、p 型キャップ層 8 のバンドギャップエネルギーが大きいので、半導体素子の温度が上昇しても、あるいは注入電流密度が増えても、キャリアは活性層をオーバーフローせず、p 型キャップ層 8 で阻止されるため、キャリアが活性層に貯まり、効率よく発光することが可能となる。従って、半導体素子が温度上昇しても発光効率が低下することが少ないので、閾値電流の低い LD を実現することができる。なお、本発明においては、LD を作成する場合に活性層 7 から上の層は、窒化物半導体で発振しやすい最も好ましい構成を示したが、本発明では活性層から上の p 型層の構成は特に規定するものではない。

【0036】最後に、p 型クラッド層 10 の上に、 1050°C で Mg ドープ p 型 GaN よりなる p 型コンタクト層 11 を $0.5 \mu\text{m}$ の膜厚で成長させる。p 型コンタクト層 11 は p 型の $\text{In}_X\text{Al}_Y\text{Ga}_{1-X-Y}\text{N}$ ($0 \leq X, 0 \leq Y, X+Y \leq 1$) で構成することができ、好ましくは Mg をドーピングした GaN とすれば、p 電極 21 と最も好ましいオーミック接触が得られる。なお、p 型コンタクト層と好ましいオーミックが得られる p 電極の材料としては、例えば Ni、Pd、Ni/Au 等を挙げることができる。

【0037】反応終了後、温度を室温まで下げ、さらに窒素雰囲気中、ウェーハを反応容器内において、 700°C でアニーリングを行い、p 型層をさらに低抵抗化する。

【0038】アニーリング後、ウェーハを反応容器から取り出し、図 3 に示すように、RIE 装置でにより最上層の p 型コンタクト層 11 と、p 型クラッド層 10 とをエッチングして、 $4 \mu\text{m}$ のストライプ幅を有するリッジ形状とする。このように、活性層よりも上部にある p 型層をストライプ状のリッジ形状とすることにより、活性層の発光がストライプリッジの下に集中するようになって閾値が低下する。特に活性層よりも上にある Al を含む p 型窒化物半導体層以上の層をリッジ形状とすることが好ましい。リッジ形成後、リッジ表面にマスクを形成し、図 3 に示すように、ストライプ状のリッジに対して左右対称にして、n 型コンタクト層 3 の表面を露出させる。

【0039】次に p 型コンタクト層 11 の表面に Ni と Au よりなる p 電極 21 をストライプ状に形成する。一方、Ti と Al よりなる n 電極 22 をストライプ状の n 型コンタクト層 3 のほぼ全面に形成する。なおほぼ全面とは 80% 以上の面積をいう。

【0040】次に、図 3 に示すように、n 電極 22 と p 電極 21 との間に露出した窒化物半導体層の表面に SiO_2 よりなる絶縁膜 30 を形成し、この絶縁膜 30 を介して p 電極 21 と電気的に接続したパッド電極 23 を形成する。このパッド電極 23 は実質的な p 電極 21 の表面積を広げて、p 電極側をワイヤーボンディングできる

ようにする作用がある。

【0041】以上のようにして、 n 電極と p 電極とを形成したウェーハを研磨装置に移送し、ダイヤモンド研磨剤を用いて、窒化物半導体を形成していない側のサファイア基板1をラッピングし、基板の厚さを $50\mu\text{m}$ とする。ラッピング後、さらに細かい研磨剤で $1\mu\text{m}$ ポリシングして基板表面を鏡面状とする。

【0042】基板研磨後、研磨面側をスクライブして、ストライプ状の電極に垂直な方向でバー状に劈開し、劈開面に共振器を作製する。なお劈開面はサファイア基板の上に成長した窒化物半導体面の

【外1】

(1100)

面とする。外1面とは窒化物半導体を正六角柱の六方晶系で近似した場合に、その六角柱の側面に相当する四角形の面(M面)に相当する面である。この他、RIE等のドライエッチング手段により端面をエッチングして共振器を作製することもできる。またこの他、劈開面を鏡面研磨して作成することも可能である。

【0043】劈開後、共振器面に SiO_2 と TiO_2 よりなる誘電体多層膜を形成し、最後に p 電極に平行な方向で、バーを切断してレーザチップとした。次にチップをフェースアップ(基板とヒートシンクとが対向した状態)でヒートシンクに設置し、それぞれの電極をワイヤーボンディングして、室温でレーザ発振を試みたところ、室温において、閾値電流密度 1.5 kA/cm^2 、閾値電圧 6 V で、発振波長 405 nm の連続発振が確認され、3日間の連続発振を確認した。

【0044】【実施例2】実施例1において、 n 型光ガイド層6成長後、 n 型光ガイド層6の表面をダイヤモンド粉を含む研磨剤を用いて、わずかにポリシングする。ポリシング後に同様にして、 n 型光ガイド層の表面を観察すると、およそ 50 オングストロームの表面荒さが観測できた。その後は実施例1と同様にして活性層、 p 型層等を成長させて同じくレーザ素子としたところ、閾値電流密度 1.5 kA/cm^2 、閾値電圧 6 V において、2日間の連続発振を確認した。これは凹凸段差が大きくなったことにより寿命がやや低下したものと推察される。

【0045】【実施例3】実施例1において n 型光ガイド層6を成長させる工程を次のように行う。即ち温度を 1030°C に保持して、 Si を $8 \times 10^{18}/\text{cm}^3$ ドーブした Si ドーブ n 型 GaN よりなる n 型光ガイド層6を、同じく 800 オングストローム/minの成長速度で、 $0.16\mu\text{m}$ 成長させる。 $0.16\mu\text{m}$ 成長したと同時に、 TMG ガス、アンモニアガスを止めずに、シランガスだけの流量を多くして、光ガイド層を連続して 30 秒間成長させ、最後の 400 オングストローム分の膜厚の光ガイド層を Si を高濃度でドーブする。この最後の 400 オングストローム分の n 型光ガイド層の Si 濃度は $1 \times 10^{21}/\text{cm}^3$ であった。成長後、ウェーハを反

応容器から取り出し、実施例と同様にして表面荒さを測定したところ、 40 オングストロームであった。後は実施例1と同様にして、この n 型光ガイド層の上に、活性層、 p 型層を成長させレーザ素子を作製したところ、実施例1とほぼ同等の特性を有するレーザ素子が作製できた。

【0046】【実施例4】実施例1において n 型光ガイド層6を成長させる工程を次のように行う。即ち温度を 1030°C に保持して、 Si を $8 \times 10^{18}/\text{cm}^3$ ドーブした Si ドーブ n 型 GaN よりなる n 型光ガイド層6を、同じく 800 オングストローム/minの成長速度で、 $0.16\mu\text{m}$ 成長させ、 $0.16\mu\text{m}$ 成長したと同時に、原料ガスの流量を倍にして、 1600 オングストローム/minの成長速度で、光ガイド層を連続して 15 秒間成長させ、最後の 400 オングストローム分の膜厚の光ガイド層を倍の成長速度で成長させる。成長後、ウェーハを反応容器から取り出し、実施例と同様にして表面荒さを測定したところ、 30 オングストロームであった。後は実施例1と同様にして、この n 型光ガイド層の上に、活性層、 p 型層を成長させレーザ素子を作製したところ、実施例1とほぼ同等の特性を有するレーザ素子が作製できた。

【0047】以上、実施例3、4では n 型光ガイド層を成長させた後、その表面荒さを測定するために、ウェーハを反応容器から取り出しているが、実際のレーザ素子は反応容器から取り出さずに、基板の上に窒化物半導体層を連続して p 型コンタクト層まで成長させている。

【0048】【実施例4】実施例1において、エッチングレートを変えて、 n 型光ガイド層6の表面荒さを 100 オングストロームとする他は同様にしてレーザ素子を得たところ、同じく閾値電流密度 1.5 kA/cm^2 、閾値電圧 6 V で1時間の連続発振を確認した。

【0049】【実施例5】実施例2において、研磨剤を変えて、 n 型光ガイド層6の表面荒さを 150 オングストロームとする他は同様にしてレーザ素子を得たところ、連続発振は確認できなかったが、パルス幅 $200\mu\text{s}$ 、パルス周期 2 ms のパルス電流において 100 日間の発振を確認した。

【0050】

【発明の効果】以上説明したように、本発明の窒化物半導体素子は微細な凹凸を有する n 型層に接して、量子構造を有する活性層を成長させることにより素子の出力が格段に向上する。これはインジウムを含む活性層が量子ドット構造、量子箱構造になりやすいためと推察される。従って、高出力で、長寿命なレーザ素子を実現できる。レーザ素子が改善されたことにより、レーザ素子よりも緩やかな条件で使用されるLED素子はさらに信頼性もよくなる。また、本発明の技術は、LED、LDのような発光デバイスだけではなく、トランジスタ、FET、MOS等の窒化物半導体を用いた全ての電子デバ

イスに適用できることはいうまでもない。

【図面の簡単な説明】

【図 1】 従来のレーザ素子の一構造を示す模式断面図。

【図 2】 本発明に係る窒化物半導体素子の活性層付近の構造を示す模式断面図。

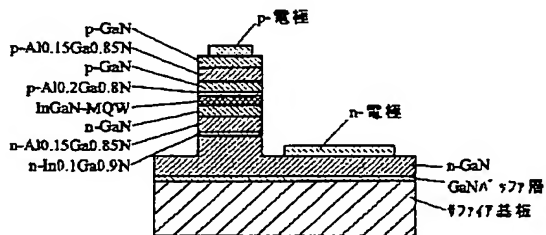
【図 3】 本発明の一実施例に係るレーザ素子の構造を示す模式断面図。

【符号の説明】

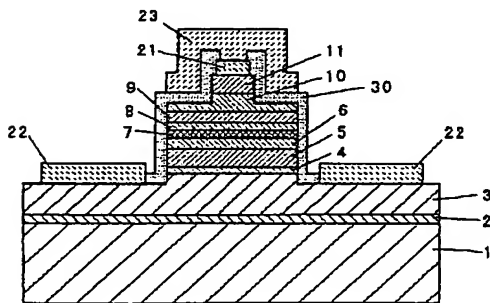
1・・・サファイア基板
2・・・バッファ層
3・・・n型コンタクト層

4・・・クラック防止層
5・・・n型クラッド層
6・・・n型光ガイド層
7・・・活性層
8・・・p型キャップ層
9・・・p型光ガイド層
10・・・p型クラッド層
11・・・p型コンタクト層
21・・・p電極
22・・・n電極
23・・・パッド電極
30・・・絶縁膜

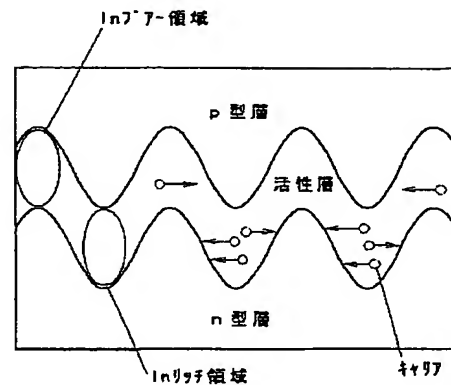
【図 1】



【図 3】



【図 2】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.